

【特許請求の範囲】

【請求項1】 複数画素を加算して読み出す第1の読み出し方式と複数画素の加算を行わない第2の読み出し方式の双方に対応した撮像素子と、前記撮像素子の露光期間には前記第1および第2の読み出し方式共通に所定の基板電圧を印加し、前記撮像素子の露光終了から信号転送路への転送開始までの期間には前記撮像素子の読み出し方式に応じた所定の基板電圧を印加する手段と、を有することを特徴とする撮像装置。

【請求項2】 前記撮像素子に光を入射及び遮光する光学機構と、電子シャッター手段とを有し、該光学機構と該電子シャッター手段により前記露光期間を制御する請求項1に記載の撮像装置。

【請求項3】 複数画素を加算して読み出す第1の読み出し方式と複数画素の加算を行わない第2の読み出し方式の双方に対応した撮像素子と、前記撮像素子の露光期間中に複数の基板電圧を、印加する手段と、を有する撮像装置。

【請求項4】 電子シャッター手段を有し、該電子シャッター手段と前記撮像素子へ入力される読み出し信号とにより前記露光期間を制御する請求項3に記載の撮像装置。

【請求項5】 前記複数の基板電圧を印加する手段による各々の電圧印加期間は露光期間の変化に応じて設定されることを特徴とする請求項3又は請求項4に記載の撮像装置。

【請求項6】 前記複数の基板電圧のうちの一つもしくは前記複数の基板電圧の電圧印加期間と露光期間との比率は、該露光期間の変化に係わらず一定になるように前記複数の基板電圧のうち一つもしくは前記複数の基板電圧の電圧印加期間を設定することを特徴とする請求項3又は請求項4に記載の撮像装置。

【請求項7】 複数画素を加算して読み出す第1の読み出し方式と複数画素の加算を行わない第2の読み出し方式の双方に対応した撮像素子と、前記撮像素子に光を入射および遮光する光学機構と、前記撮像素子の露光時間を制御する電子シャッター手段と、前記光学機構と前記電子シャッターとで定められる露光期間には所定の基板電圧を印加し、前記撮像素子の露光終了から信号転送路への転送開始までの期間には前記撮像素子の読み出し方式に応じた所定の基板電圧を印加し、前記電子シャッター手段と前記撮像素子へ入力される読み出し信号とで定められる露光期間には、各々の電圧印加期間が露光期間の変化に応じて設定される複数の基板電圧を印加する基板電圧印加手段と、を有することを特徴とする撮像装置。

【請求項8】 前記電子シャッター手段と前記撮像素子へ入力される読み出し信号とで定められる露光期間には、各々の電圧印加期間が露光期間の変化に応じて設定

される複数の基板電圧を印加するとともに、該複数の基板電圧のうち一つもしくは該複数の基板電圧の電圧印加期間と露光期間との比率は該露光期間の変化に係わらず一定になるよう該複数の基板電圧のうち一つもしくは該複数の基板電圧の電圧印加期間を設定し、前記複数の電圧の切り換えは、前記撮像素子から信号を読み出す期間には行わないことを特徴とする請求項7に記載の撮像装置。

【請求項9】 撮像素子と、前記撮像素子に複数種の基板電圧を印加する基板電圧印加手段と、前記基板電圧印加手段により基板電圧を制御した際に生じる色変動を抑制するための色変動抑制手段とを有することを特徴とする撮像装置。

【請求項10】 前記複数の画素の加算は垂直方向に並ぶ複数画素の加算である請求項1～8のいずれかの請求項に記載の撮像装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は撮像素子を有し、撮像素子より得た映像信号を動画像および静止画像として出力する撮像装置に関するものである。

【0002】

【従来の技術】従来、図6～図8にて示すように、撮像素子たるCCDの読み出し方が垂直方向の2画素ずつを加算させて読み出すフィールド読み出しの場合にはフィールド読み出し用の基板電圧(VSUB電圧)をCCDに供給し、CCDの読み出し方が垂直方向の2画素を加算せずに1画素ずつ読み出すフレーム読み出しの場合にはフレーム読み出し用の基板電圧(VSUB)をCCDに供給するように制御されている。

【0003】あるいは別の制御方法として、フレーム読み出しの場合とフィールド読み出しの場合の双方ともCCDに供給する基板電圧を同一の電圧とするよう制御するものもある。

【0004】なお、異なる2つの走査方法において基板電圧の値を変えた例としては例えば、特公平7-93706号公報がある。

【0005】図9は特公平7-93706号公報に開示されるCCDの単位画素の断面図である。図9において、71はフォトダイオード(PD)、72はトランスファゲート領域、81は1/2段の垂直転送CCD(V-CCD)、82はPウェル、83はチャネルストップ、84はn⁺-SUB(n⁺-基板)、85はPウェルとn⁺-基板との間に印加する逆バイアス電圧VSUB、86は入射光である。ここでは、V-CCDとトランスファゲート領域が共通の転送電極で駆動されるトランスファゲートレス電極構成となっている。

【0006】そして、特公平7-93706号公報では、隣接する2つの水平画素列の信号を1回の水平走査

で同時に読み出して1フィールドで全画面を読み出す第1の走査方法と、1回の水平走査で1つの水平画素列の信号をインターレース走査で読み出して2フィールド(1フレーム)で全画面を走査する第2の走査方法とで、逆バイアス電圧(基板電圧)VSUBを切り換えることが開示されている。

【0007】

【発明が解決しようとする課題】しかしながら、撮像素子たるCCDの性質は基板電圧が変化すると、基板方向に捨てられる電荷に対する障壁のポテンシャルのピークが変わる。基板電圧を高く変化させるとポテンシャルのピークは浅い方向に移動し、1画素に蓄積できる電荷量が減少する。基板電圧を低く変化させるとポテンシャルのピークは深い方向に移動し、1画素に蓄積できる電荷量が増加する。また、ポテンシャルのピーク位置が浅い方向に移動した場合は波長の長い光である赤色の感度が小さくなり、逆にポテンシャルのピーク位置が深い方向に移動した場合は波長の長い光である赤色の感度が大きくなる性質を持っている。

【0008】上記CCDの性質に鑑みると、基板電圧をフィールド読み出しに適するようにするためには、フィールド読み出しが2画素をCCDの垂直転送路(信号転送路)にて加算する仕組みであることから、基板電圧を高くしポテンシャルのピークを浅めにすることで1画素あたりの飽和蓄積電荷量を小さくし、垂直転送路にて2画素加算の際に2画素の電荷量が垂直転送路の蓄積電荷量を超えないようにする必要がある。このフィールド読み出しに適した基板電圧をフレーム読み出し時に用いると、1画素当たりの飽和蓄積電荷量を小さくしているため、フレーム読み出しのCCD出力の飽和レベルが低くなり、ダイナミックレンジが小さくなる問題がある。

【0009】逆に、基板電圧をフレーム読み出しに適するように基板電圧を低くしポテンシャルのピークを深めにして1画素当たりの蓄積電荷量を大きくすると、この基板電圧でフィールド読み出しを行うと垂直転送路にて2画素加算の際に2画素の電荷量が垂直転送路の蓄積電荷量を超えてしまい、溢れた電荷は他の画素信号にまざるブルーミング現象が生じる問題がある。

【0010】また、フィールド読み出しおよびフレーム読み出しのそれぞれに合わせた基板電圧を用いるとダイナミックレンジおよびブルーミングの問題は回避できるが、基板電圧の違いにより分光感度差がフィールド読み出しとフレーム読み出しとで生じてしまい、最終的に得られる映像の色再現性および輝度レベルが異なる問題がある。

【0011】

【課題を解決するための手段および作用】上記目的を達成するため、本出願に係る第1の発明は、複数画素を加算して読み出す第1の読み出し方式と複数画素の加算を行わない第2の読み出し方式の双方に対応した撮像素子

と、前記撮像素子の露光期間には前記第1および第2の読み出し方式共通に所定の基板電圧を印加し、前記撮像素子の露光終了から信号転送路への転送開始までの期間には前記撮像素子の読み出し方式に応じた所定の基板電圧を印加する手段と、を有することを特徴とするものである。

【0012】上記本出願に係る第1の発明によれば、撮像素子に供給する基板電圧をフィールド読み出しおよびフレーム読み出しを行う前の露光期間においては共通の基板電圧とすることで分光感度差の発生を防ぎ、フィールド読み出しとフレーム読み出しでの色再現性を同一とすることができる。そして露光期間終了から信号読み出し開始までに各々に適した基板電圧とすることにより、各々に適した飽和蓄積電荷量とすることが可能となり、フィールド読み出し時においては信号転送路たる垂直転送路に転送する前に垂直転送路の蓄積電荷量を超える電荷を撮像素子の基板方向に捨てることができ、ブルーミング現象の発生を防ぐことができる。

【0013】本出願に係る第2の発明は、複数画素を加算して読み出す第1の読み出し方式と複数画素の加算を行わない第2の読み出し方式の双方に対応した撮像素子と、前記撮像素子の露光期間中に複数の基板電圧を、印加する手段と、を有することを特徴とする。

【0014】上記第2の発明において、前記複数の基板電圧を印加する手段による各々の電圧印加期間は露光期間の変化に応じて設定されることが望ましい。また、前記複数の基板電圧のうちの一つもしくは前記複数の基板電圧の電圧印加期間と露光期間との比率は、該露光期間の変化に係わらず一定になるように前記複数の基板電圧のうち一つもしくは前記複数の基板電圧の電圧印加期間を設定することが望ましい。

【0015】本出願に係る第2の発明は、撮像素子から連続的に信号を読み出す場合は、露光期間終了と信号読み出し開始が同時であるため、複数種類の基板電圧を撮像素子に印加するべく、露光期間内に基板電圧を変更するようにしたものである。そして、第1の基板電圧を撮像素子の垂直転送路への転送開始前に撮像素子に印加し、露出制御により変化する露光時間の長さに応じて、露光時間と第2の基板電圧が印加される期間の比率が一定となるように、第1の基板電圧から第2の基板電圧に変更するタイミングを設定することで、2種類の基板電圧を印加するシステムにおいて露光時間が変化しても撮像素子の感度および分光感度の変化を防ぐことができる。

【0016】本出願に係る第3の発明は、複数画素を加算して読み出す第1の読み出し方式と複数画素の加算を行わない第2の読み出し方式の双方に対応した撮像素子と、前記撮像素子に光を入射および遮光する光学機構と、前記撮像素子の露光時間を制御する電子シャッター手段と、前記光学機構と前記電子シャッターとで定めら

れる露光期間には所定の基板電圧を印加し、該撮像素子の露光終了から信号転送路への転送開始までの期間には前記撮像素子の読み出し方式に応じた所定基板電圧を印加し、前記電子シャッター手段と前記撮像素子へ入力される読み出し信号とで定められる露光期間には、各々の電圧印加期間が露光期間の変化に応じて設定される複数の基板電圧を印加する基板電圧印加手段と、を有することを特徴とするものである。

【0017】上記第3の発明において、前記電子シャッター手段と前記撮像素子へ入力される読み出し信号とで定められる露光期間には、各々の電圧印加期間が露光期間の変化に応じて設定される複数の基板電圧を印加するとともに、該複数の基板電圧のうち一つもしくは複数の基板電圧の電圧印加期間と露光期間との比率は露光期間の変化に係わらず一定になるよう該複数の基板電圧のうち一つもしくは複数の基板電圧の電圧印加期間を設定し、前記複数の電圧の切り換えは、前記撮像素子から信号を読み出す期間には行わないことが望ましい。

【0018】本出願に係る第3の発明は、撮像素子から連続的に信号を読み出す場合とフィールド読み出しの静止画とフレーム読み出しの静止画の分光感度差の発生を防ぎ、連続的に信号を読み出すときの映像とフィールド読み出し静止画とフレーム読み出し静止画での色再現性を同一とすることができる。

【0019】

【実施例】以下、本発明の実施例について図面を用いて詳細に説明する。

【0020】（第1の実施例）図1は本発明の撮像装置の構成の第1実施例のブロック図であり、同図において、1は光を集光させる光学系、2は光学系1により集光した光を電気信号に変換するセンサーであるところの撮像素子であるCCD、3はCCD2より出力された電気信号より所望の信号成分を取り出すCDS回路、4はCDS回路3の出力信号をデジタル信号に変換するAD変換器、5はCCD2の読み出し信号（XSG1、XSG2）および電子シャッター信号（ESH）を含むCCD2・CDS回路3およびAD変換器4を駆動させるための駆動タイミング信号を発生させるタイミングジェネレータ（TG）、6はCCD2に基板電圧（VSUB電圧）を与え基板電圧を制御するVSUB制御回路、7はメモリ、8はメモリ7およびバスをコントロールし、かつTG5に水平同期・垂直同期信号（HD・VD）を供給し、VSUB制御回路6に基板電圧制御信号（Vsub_Control）を供給し、かつAD変換器4およびメモリ7からの映像信号に対して所定の処理を施すメモリ&バスコントローラ&プロセス回路、9はシステム全体を制御するシステムコントローラ、10は光学系1で集光した光をCCD2に入射させる、あるいは遮光させる手段であるところのメカシャッターであり、11はCCD2で露光した映像信号を所定の処理を施した

後に記録するための記録媒体であり、12はメモリ&バスコントローラ&プロセス回路8で処理を施された映像信号を表示する映像表示手段である。

【0021】図5（A）はCCDの概略的構成を示す断面図、図5（B）はCCDの水平方向および垂直方向のポテンシャル図である。

【0022】図5（A）において、21はn型半導体基板、22はp型半導体領域、23はn型光電変換領域、24は垂直転送CCDのnチャネル領域、25はp型チャネルストップ領域、26はトランスファゲート領域、27は転送電極である。図9と同様に、垂直転送CCDとトランスファゲート領域が共通の転送電極で駆動されるトランスファゲートレス電極構成となっている。28がn型半導体基板21に基板電位（VSUB）を与える電源である。

【0023】電源28によりn型半導体基板21に印加する基板電圧（VSUB）がある電圧値の場合において、CCDの深さ方向の障壁が図5（B）に示すaであるとき、基板電圧値を下げると障壁は図5（B）のbに示すように大きくなる。この障壁はo1に蓄積された電荷がo3の方向へ移動するのを妨げる働きがある。

【0024】一方、n型半導体基板21にパルス状に電圧（ESH）を印加すると、障壁aはcに変化し、o1にある電荷はo3に全て移動させることができる。この動作を用いてo1に電荷を蓄える開始時間を任意に設定することができる。このパルス状の電圧（ESH）を電子シャッターと呼び、このパルス状の電圧を与える手段が電子シャッター手段である。

【0025】図2および図3は上記撮像装置の動作を示すタイミング図であり、同図を用いて上記撮像装置の動作を説明する。

【0026】フレーム読み出し静止画露光時は、メカシャッター10を開いた状態で電子シャッター（ESH）出力後（T11）を露光開始とし、メカシャッター10が閉じられたところで（T12）、CCD2の露光を完了し、その後読み出し信号XSG1・XSG2によりCCD2より各画素電荷をフレーム読み出しを行い、各画素データをメモリ7に記憶した後に、所定の処理を施して記録媒体11に記録する露光方式をとる。

【0027】フィールド読み出し静止画露光時は、メカシャッター10を開いた状態で電子シャッター（ESH）出力後（T21）を露光開始とし、メカシャッター10が閉じられたところで（T22）、CCD2の露光を完了し、その後読み出し信号XSG1、XSG2によりCCD2より各画素電荷を上下2画素ずつ加算した信号を出力するフィールド読み出しを行い、各画素データをメモリ7に記憶した後、所定の処理を施して記録媒体11に記録する露光方式をとる。

【0028】フレーム読み出し静止画露光時において、メモリ&バスコントローラ&プロセス回路8は図2に

示すように、CCD 2の露光を開始する以前（T11以前）にVsub_ControlをLとしてVSUB制御回路6によりCCD 2に対してVSUB電圧として露光用VSUB電圧を供給する。メモリ&バスコントローラ&プロセス回路8によりメカシャッター10に対しMSHでメカシャッターを閉じてCCD 2の露光を終了する（T12）。この露光終了に合せてVsub_ControlをHとし、VSUB制御回路6によりCCD 2に対してVSUB電圧としてフレーム読み出し用VSUB電圧を供給する。このフレーム読み出し用VSUB電圧は露光期間で設定された基板電圧（露光用VSUB電圧）と同じもしくは露光期間で設定された基板電圧より低くする。

【0029】フィールド読み出し静止画露光時において、メモリ&バスコントローラ&プロセス回路8は図3に示すように、CCD 2の露光を開始する以前（T21以前）にVsub_ControlをLとしてVSUB制御回路6によりCCD 2に対してVSUB電圧を露光用VSUB電圧を供給する。メモリ&バスコントローラ&プロセス回路8によりメカシャッター10に対しMSHでメカシャッターを閉じてCCD 2の露光を終了する（T22）。この露光終了に合せてVsub_ControlをHとし、VSUB制御回路6によりCCD 2に対してVSUB電圧としてフィールド読み出し用VSUB電圧を供給する。このフレーム読み出し用VSUB電圧は露光期間で設定された基板電圧（露光用VSUB電圧）より高くする。

【0030】上記の様に、撮像素子となるCCDに供給する基板電圧をフィールド読み出しおよびフレーム読み出しを行う前の露光期間（T11～T12、T21～T22）においては共通の基板電圧（露光用VSUB電圧）とすることで分光感度差の発生を防ぎ、フィールド読み出しとフレーム読み出しでの色再現性および輝度レベルを同一とすることができる。そして露光期間終了からCCD読み出し終了までの期間をフィールド読み出しおよびフレーム読み出し各々に適した基板電圧（フレーム読み出し用VSUB電圧又はフィールド読み出し用VSUB電圧）とすることにより、フィールド読み出し時においては垂直転送路に転送する前に垂直転送路の飽和蓄積電荷を越える電荷をCCD基板方向に捨てることができ、ブルーミング現象の発生を防ぐことができ、またフレーム読み出し時においては飽和CCD出力を大きくとることができる。

【0031】なお、本実施例では、色変動抑制手段は、露光時間時にはフレーム読み出し、フィールド読み出し共通の基板電圧を印加し、読み出し時には、読み出しのモードに応じた基板電圧を印加するように制御を行うVSUB制御回路が相当する。

【0032】（第2の実施例）フィールド読み出し動画露光は、CCD 2に対して連続的にフィールド読み出し

を行いメモリ&バスコントローラ&プロセス回路8で所定の処理を施し映像表示手段12に映像を表示および記録媒体に記録し、さらに映像信号を加工しシステム制御に必要なデータを取得できる状態とする。

【0033】フィールド読み出し動画露光において、メカシャッター10は常時開いている状態でCCD 2の露光期間は電子シャッター出力終了時から読み出し信号（XSG1, 2）出力までの期間（E1, E2, E3）である。また、CCD 2から露光した映像信号を読み出す期間は読み出し信号（XSG1, 2）出力より所定時間経過後より始まりCCD 2の持つ画素ライン数分の水平期間経過時で終了する（図4のCCD OUTとして記す）。同図に示すように露光時間の終了がCCDへの読み出し信号（XSG1, 2）により定められる。このように露光期間終了と読み出し開始までの時間差が無いあるいは短い場合においては、メモリ&バスコントローラ&プロセス回路8は図4に示すようにCCD 2の読み出し信号（XSG1, 2）出力（T1）からCCD 2から露光した映像信号の読み出し期間の終了時点（T2）までの期間、Vsub_ControlをLとしてVSUB制御回路6によりCCD 2に対してVSUB電圧として露光用VSUB電圧を供給し、フレーム読み出し静止画像およびフィールド読み出し静止画像と分光感度が同じになるようにする。

【0034】次いで映像信号の読み出し期間の終了時点（T2）から次のCCD 2の読み出し信号（XSG1, 2）出力（T1）までの間でVsub_ControlをHとするタイミング（T3）を設定し、（T3）から（T1）までの期間をVSUB制御回路6によりCCD 2に対してVSUB電圧としてフィールド読み出し用VSUB電圧を供給することにより、垂直転送路で電荷が溢れてブルーミングが発生することを防ぐ。

【0035】Vsub_ControlをHとするタイミング（T3）は、電子シャッター（ESH）で定められる露光時間長（E1, E2, E3）とVsub_ControlがHの期間およびVSUB電圧としてフィールド読み出し用VSUB電圧を供給する期間（F1, F2, F3）の比率が一定となるように設定する。

【0036】このように露光期間中に複数の基板電圧設定を行う場合において、露光時間と一つの基板電圧設定期間との比率が一定となるようにすることで、被写体輝度の変化に応じた露光時間制御が行われてもCCDより読み出す映像信号の感度および分光感度を一定にすることができ、かつ、フレーム読み出し静止画像およびフィールド読み出し静止画像との分光感度差を減少させる効果が得られる。

【0037】なお、図4において示すCCD OUTの（A&B）1、（A&B）2等の期間は撮像素子から信号を読み出す期間を示しているが、この期間内では基板電圧の切り換えを行わない。この期間で基板電圧を変更す

るとCCDから読み出した信号にノイズが載ってしまうからである。

【0038】本実施例では、色変動抑制手段は、露光時間の1部の期間（下記の露光時間F1、F2、F3を除く期間）に静止画モードの露光時間時の基板電圧を印加し、露光時間の1部の期間（F1、F2、F3）に、フィールド読み出し用の基板電圧を印加するとともに、その期間（F1、F2、F3）を露光時間に応じて変えるように制御するVSUB制御回路が相当する。

【0039】

【発明の効果】以上説明したように、本発明によれば、フィールド読み出しとフレーム読み出しでの色再現性を同一とすることができる。フィールド読み出し時およびフレーム読み出し時においては信号転送路たる垂直転送路に転送する前に垂直転送路の蓄積電荷量を超える電荷を撮像素子の基板方向に捨てることができ、ブルーミング現象の発生を防ぐことができる。

【0040】また本発明によれば、撮像素子から連続的に信号を読み出す場合において、複数種類の基板電圧を印加するシステムにおいて露光時間が変化しても撮像素子の感度および分光感度の変化を防ぐことができる。

【0041】また本発明によれば、撮像素子から連続的に信号を読み出す場合とフィールド読み出しの静止画とフレーム読み出しの静止画の分光感度差の発生を防ぎ、連続的に信号を読み出す場合の映像とフィールド読み出し静止画とフレーム読み出し静止画での色再現性を同一とすることができる。

【図面の簡単な説明】

【図1】本発明の実施例に係るシステムの構成を説明するブロック図である。

【図2】本発明の第1の実施例に係る制御タイミングを説明する図である。

【図3】本発明の第1の実施例に係る制御タイミングを説明する図である。

【図4】本発明の第2の実施例に係る制御タイミングを説明する図である。

【図5】CCDの概略的構成を示す断面図およびCCDの水平方向および垂直方向のポテンシャル図である。

【図6】従来の制御タイミングを説明する図である。

【図7】従来の制御タイミングを説明する図である。

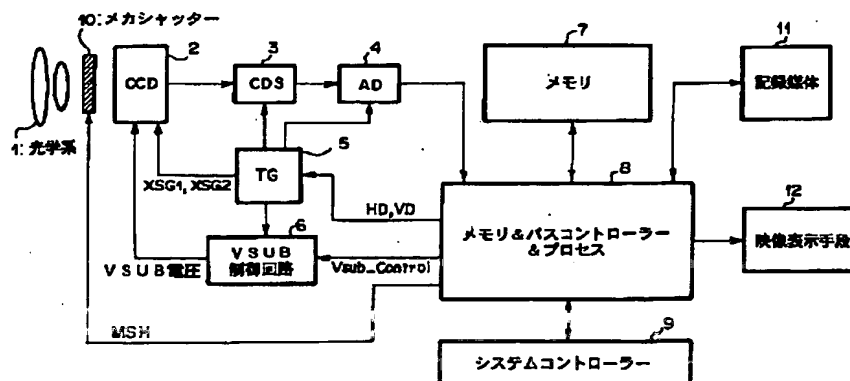
【図8】従来の制御タイミングを説明する図である。

【図9】特公平7-93706号公報に開示されるCCDの単位画素の断面図である。

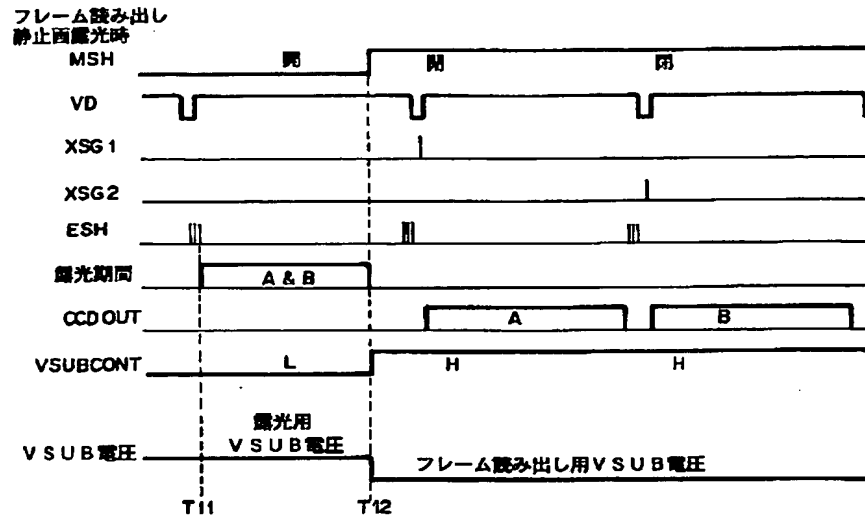
【符号の説明】

- 1 光学系
- 2 CCD
- 3 CDS回路
- 4 AD変換器
- 5 タイミングジェネレータ (TG)
- 6 VSUB制御回路
- 7 メモリ
- 8 メモリ&バスコントローラ&プロセス回路
- 9 システムコントローラ
- 10 メカシャッター
- 11 記録媒体
- 12 映像表示手段

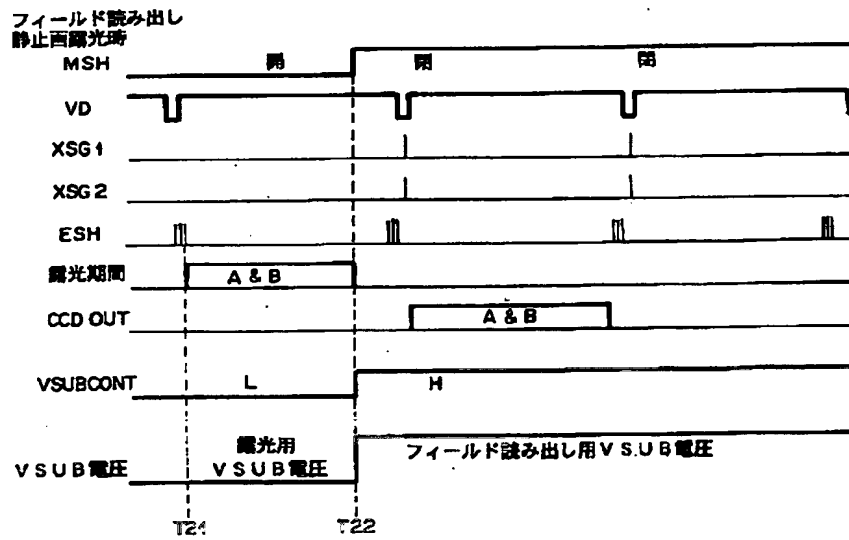
【図1】



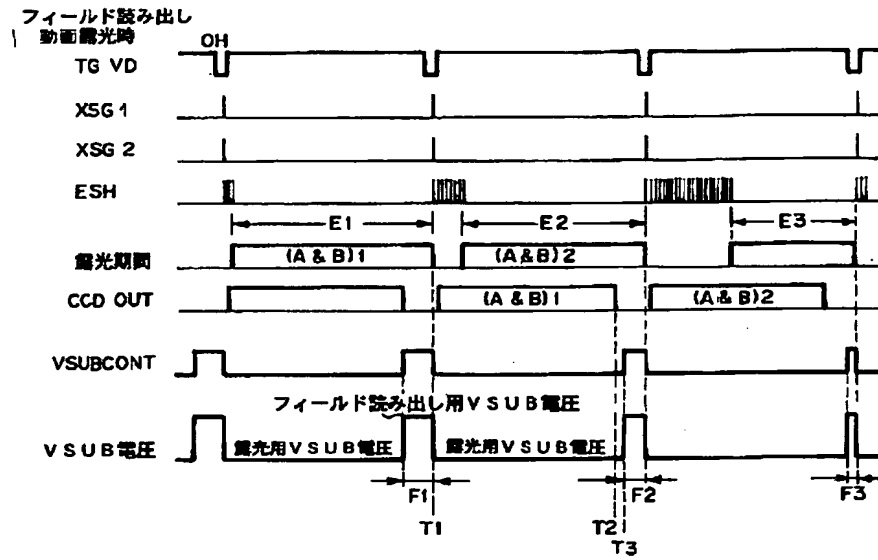
【図2】



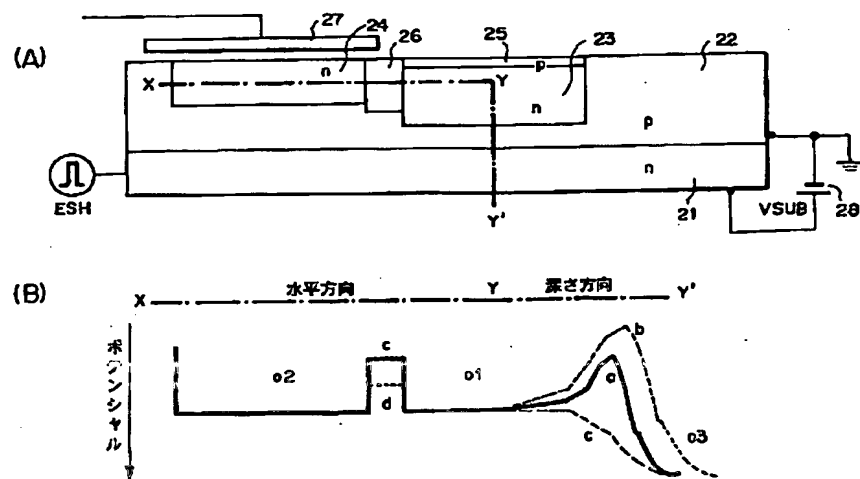
【図3】



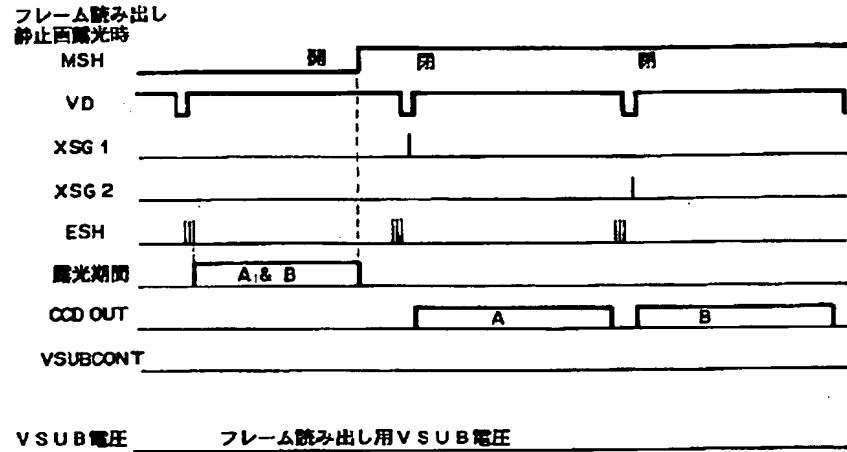
【図4】



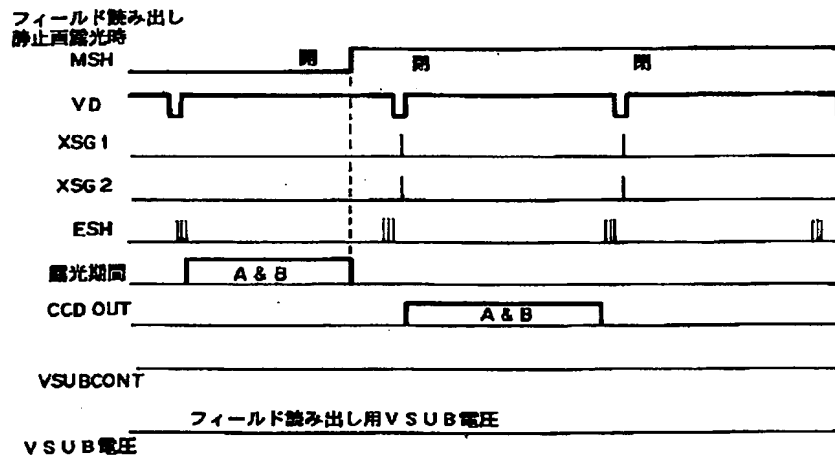
【図5】



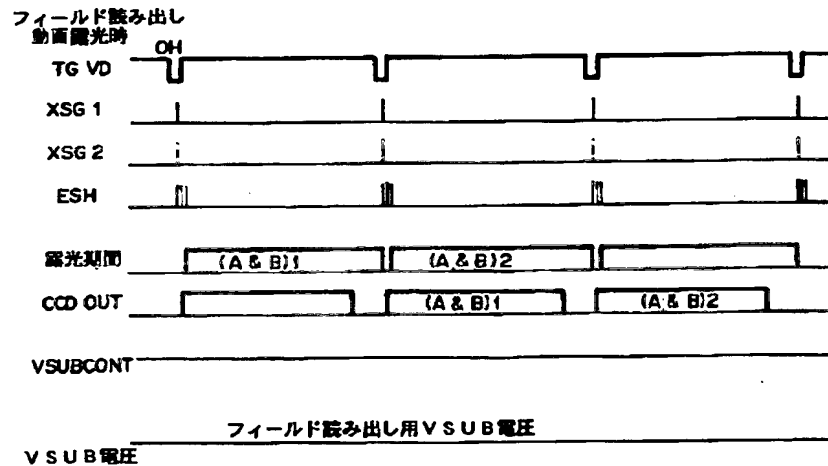
【図6】



【図7】



【図8】



A cross-sectional view of a semiconductor device. The structure includes a substrate 84 with a first well 1PW and a second well 2PW. A gate oxide layer 62 is on top. A gate electrode 86 is formed on the gate oxide. A light shield 85 is formed on the gate oxide, covering the gate electrode. The light shield is made of a material labeled "A 光シールド". The gate oxide is labeled "SIO₂". The first well is labeled "n" and the second well is labeled "p". The regions are labeled 81, 71, 72, 83, and 85. A voltage source VSUB is connected to the second well 2PW.

- 71: PD
72: トランスファゲート領域
81: V-CCD
82: Pウェル
83: チャンネルストップ
84: n-SUB
86: 入射光